

ВОПРОСЫ ОПТИМИЗАЦИИ АЛГОРИТМОВ ПРОВЕРКИ ЛЕТАТЕЛЬНЫХ АППАРАТОВ

А.И. Павлов

QUESTIONS OF OPTIMIZATION OF AIRCRAFT TEST ALGORITHMS

A.I. Pavlov

Рассматривается порядок проверки готового изделия в процессе производства. Целью проверки является обнаружение отказов в блоках. Предлагается общий подход к назначению последовательности проверочных тестов для сокращения времени проверки.

Ключевые слова: оптимизация, тестирование, верификация, производство, летательный аппарат.

Checking the finished product during the manufacturing process is considered. The purpose of verification is to detect faults in the blocks. A general approach to the appointment of a sequence of validation tests to reduce the inspection time is proposed.

Keywords: optimization, testing, verification, production, aircraft.

Одним из наиболее важных вопросов при подготовке летательных аппаратов (ЛА) к пуску является проверка их технического состояния. Для летательных аппаратов однократного использования эффективность предполетной проверки имеет особое значение.

Проверка ЛА заключается в проведении ряда тестов, каждый из которых входит в состав контроля исправности определенной подсистемы. Большинство контролируемых параметров жестко определены технической документацией и программами проверки. Явным исключением является порядок проведения этапов проверки.

При оптимизации алгоритмов контроля необходимо рассмотреть следующие вопросы:

- определение следования тестов на основе данных о вероятности отказа проверяемой подсистемы;
- порядок следования тестов с учетом базы данных об отказах;
- введение одновременной проверки нескольких подсистем.

Определение следования тестов на основе данных о вероятности отказа проверяемой подсистемы

Оптимизация алгоритмов контроля может решаться путем изменения порядка следования тестов. Алгоритм, формирующий очередность следования тестов, учитывает вероятность отказа подсистемы. Значения вероятностей отказа берутся из технической документации. При этом число

вариантов перестановок тестов можно определить соотношением

$$M = N!, \quad (1)$$

где N – число тестов.

В некоторых случаях существует ряд тестов, с которых нельзя начинать проверку. Поэтому число вариантов перестановок в этих случаях

$$M = N! - n \cdot [N - 1]!, \quad (2)$$

где n – число тестов, с которых невозможно начинать проверку.

Поэтому в программе проверки необходимо ввести индекс, указывающий на невозможность начала проверки с какого-либо теста. Любая проверка проводится либо до обнаружения отказа с указанием неисправной подсистемы, либо до окончания времени, предусмотренного для проведения всех тестов. В последнем случае объект исправен. В некоторых случаях при возникновении отказа проверка может быть продолжена либо остановлена в зависимости от того, не ставит ли выявленный отказ под угрозу работоспособность других блоков и узлов, а также не приведет ли дальнейшая проверка изделия к возникновению новых отказов в отказавшем блоке. Например, вне допуска находятся напряжения вторичного источника питания, дальнейшая проверка недопустима, так как это может привести к выходу из строя других частей блока.

Необходимо также учитывать влияние отказа на дальнейшие измерения. У каждого параметра необходимо ввести индекс, характеризующий возможность дальнейшей проверки и влияния отказа на дальнейшие проверки.

Вероятность того, что подсистема отказала на временном интервале $0 \leq \tau < \tau_0$, будет определяться следующим образом:

$$p_r(\tau_0) = 1 - q_r(\tau_0), \quad (3)$$

где r – номер подсистемы; τ_0 – время, необходимое на всю проверку; $q_r(\tau_0)$ – безотказность за время τ_0 .

Среднее время обнаружения неисправности можно записать следующим образом:

$$\bar{\tau}_1 = \sum_{j=1}^M v_j \sum_{r=1}^R p_r \tau_1^{(j)}(r) = \sum_{r=1}^R p_r \sum_{j=1}^M v_j \tau_1^{(j)}(r), \quad (4)$$

где j – порядок тестирования; $\tau_1^{(j)}(r)$ – время обнаружения отказа в r -м блоке, если избран j -й порядок тестирования; v_j – вероятность выбора j -го порядка тестирования.

Подчеркнем, что число блоков и число порядков не совпадают. Число блоков определено схемой и конструкцией объекта, а число порядков тестирования числом необходимых тестов для охвата всего множества предполагаемых отказов. Оно может быть как меньше, так и больше числа блоков. Учитывается также возможность параллельных тестов.

Порядок следования тестов с учетом базы данных об отказах

Проверка серийных изделий должна производиться с учётом накопленного опыта. Необходимо вести базу данных, в которой содержатся все отказы изделий с учётом последующих доработок, а также с учётом времени хранения.

В перепрограммируемом постоянном запоминающем устройстве (ПЗУ) управляющей ЭВМ хранится специальная тест-программа, которая обеспечивает последовательное тестирование всех функциональных узлов блока. Порядок следования тестов загружается в перепрограммируемое ПЗУ с учетом данных об отказах. Данная операция может выполняться при регламентных проверках с помощью контрольно-проверочной аппаратуры.

Таким образом, последовательность проверки осуществляется так, чтобы по возможности начать с проверки параметров, по которым ранее наиболее часто возникали отказы.

На рис. 1 приведена процедура тестирования. Блок 1 проверяется тестами с 1 по 5. Блок 2 – с 6 по 10. Серым цветом обозначены тесты, на которых был получен отказ. Если тест 3 фиксирует отказ и существует угроза работоспособности других узлов изделия, то на этом процедура проверки завершается. При обнаружении отказа и отсутствии угрозы работоспособности других узлов изделия тестирование продолжается до теста 6 включительно. Затем вновь принимается решение о возможности продолжения проверки.

Данный подход возможно применять и при встроенном самоконтроле блоков. Для организации встроенного самоконтроля в схемы блоков вводятся дополнительные средства, осуществляющие тестирование основных узлов блока. Встроенный самоконтроль особенно удобен для организации контроля и диагностики изделий в условиях эксплуатации, но он может оказаться полезным и в производственных условиях.

Введение одновременной проверки нескольких подсистем

Параллельная проверка блоков стала возможна благодаря применению управляющих ЭВМ, входящих в состав каждого блока. Использование параллельной проверки блоков изделия позволяет существенно уменьшить время, затрачиваемое на проверку. Причём чем больше количество блоков, одновременно участвующих в проверке, тем меньше будет затрачиваемое время на проверку всего изделия. Фактически время, необходимое для проверки изделия в параллельном режиме, составит время, необходимое для проверки блока, нуждающегося в самой длительной проверке.

На рис. 2 приведена процедура тестирования. Здесь каждый блок имеет свой набор тестов, порядок тестирования для каждого блока выбирается из набора тестов, имеющихся в каждом блоке.

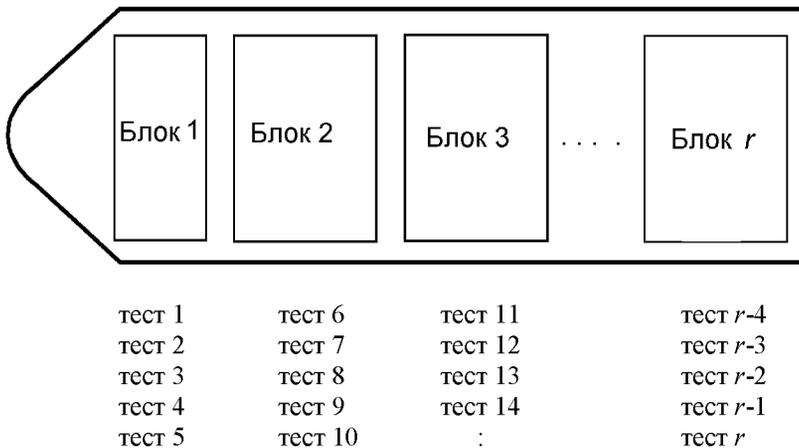


Рис. 1. Процедура тестирования изделия

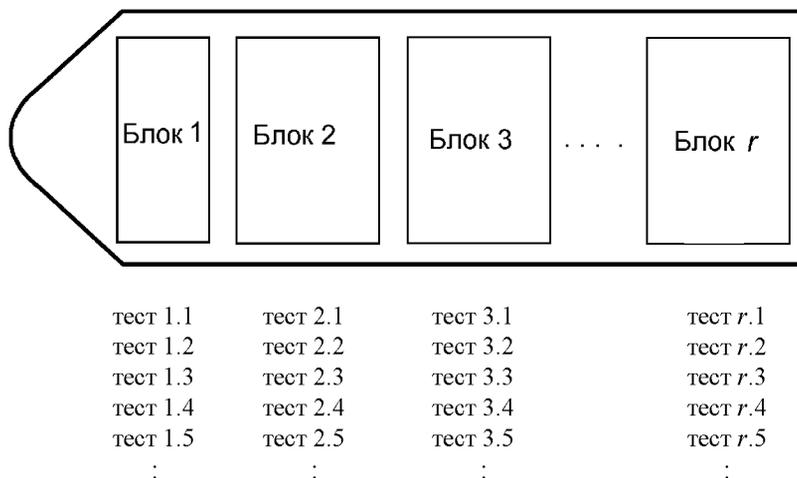


Рис. 2. Процедура тестирования при встроенном самоконтроле изделия

Для летательных аппаратов однократного действия введение параллельной проверки блоков очень важно, так как используемая аппаратура имеет ограниченный ресурс и, как правило, малое время непрерывной работы из-за перегрева. Это приводит к необходимости делать длительные перерывы для охлаждения. Ограниченный ресурс нередко приводит к тому, что блок нуждается в продлении сроков или даже замене из-за превышения лимита времени на проверку, вызванную повторной проверкой по причине отказов других блоков, входящих в состав летательного аппарата.

Таким образом, решение вопросов оптимизации алгоритмов контроля позволяет:

- уменьшить время на проведение проверки изделия за счёт использования параллельной проверки;
- уменьшить время до обнаружения отказа, при его возникновении;

– увеличить ресурс блоков и отдельных узлов изделия.

Литература

1. Фрумкин, Г.Д. *Расчет и конструирование радиоаппаратуры* / Г.Д. Фрумкин. – М.: Высшая школа, 1989.
2. Павлов, А.И. *Разработка универсального пульта комплексного контроля* / А.И. Павлов, А.С. Филинов // *Проектирование, производство и эффективность летательных аппаратов: науч.-техн. сб.* – Челябинск: Изд-во ЮУрГУ, 2006. – С. 129.
3. Сотсков, Б.С. *Основы теории и расчёта надёжности элементов и устройств автоматики и вычислительной техники* / Б.С. Сотсков. – М.: Высшая школа, 1970.

Поступила в редакцию 12 октября 2010 г.